

# 「システム LSI 協調設計概論(1)(2)」 レポート回答例

宇佐美 公良

## 設問3] の回答例

初期状態として、 $V_{in}=0$  を考えると、 $V_{out} = V_{DD}$  であり、負荷容量  $C$  には電荷が蓄積されている。時刻  $t=0$  から  $t=T/2$  の期間に  $V_{in} = V_{DD}$  であり、NMOSトランジスタを通じて電荷を GND へ放電する。このとき、放電電流は有限のオン抵抗値を持った NMOS を通じて流れるので、エネルギーが消費される。また、時刻  $t=T/2$  から  $t=T$  の期間に  $V_{in}=0$  であり、PMOSトランジスタを通じて負荷容量  $C$  を充電する。このとき、充電電流は有限のオン抵抗値を持った PMOS を通じて流れるので、エネルギーが消費される。これら2つのエネルギーの和を時間  $T$  で平均することにより、平均消費電力が得られる。

まず、NMOS で放電する際の消費エネルギーを求める。NMOS の両端(ドレイン・ソース間)の「電圧」とドレイン・ソース間を流れる「電流」の積を、時間  $t$  で積分することにより消費エネルギーが得られる。図 3(a)に示すように、電圧は  $V_{out}(t)$ 、電流は

$$i(t) = -\frac{dQ(t)}{dt} = -C \frac{dV_{out}(t)}{dt}$$

である。なお、電流がコンデンサから流れ出す( $Q$  が減って行く)方向なので、マイナスの符号が付いている。[0, T/2]の時間に NMOS で消費されるエネルギー  $E_N$  は、

$$E_N = \int_0^{T/2} V_{out}(t) i(t) dt = \int_0^{T/2} V_{out}(t) \left( -C \frac{dV_{out}(t)}{dt} \right) dt = -C \int_{V_{DD}}^0 V_{out} dV_{out} = \frac{1}{2} CV_{DD}^2$$

一方、図 3(b)に示すように、充電時には、PMOS の両端の電圧は  $V_{DD} - V_{out}(t)$ 、電流は

$$i(t) = \frac{dQ(t)}{dt} = C \frac{dV_{out}(t)}{dt}$$

であるから、[T/2, T]の時間に PMOS で消費されるエネルギー  $E_P$  は、

$$\begin{aligned} E_P &= \int_{T/2}^T (V_{DD} - V_{out}(t)) i(t) dt = \int_{T/2}^T (V_{DD} - V_{out}(t)) \left( C \frac{dV_{out}(t)}{dt} \right) dt \\ &= C \int_0^{V_{DD}} (V_{DD} - V_{out}) dV_{out} = \frac{1}{2} CV_{DD}^2 \end{aligned}$$

したがって、平均消費電力は、

$$P = \frac{1}{T} (E_N + E_P) = \frac{1}{T} CV_{DD}^2$$

$f = 1/T$  であるので、

$$P = C \cdot V_{DD}^2 \cdot f$$

(導出おわり)

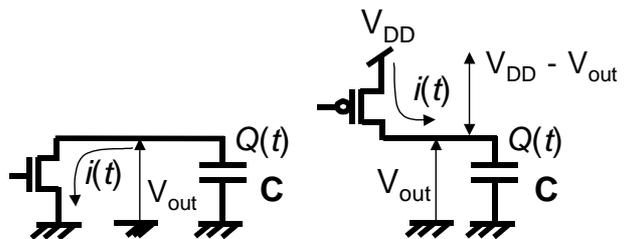


図 3(a) 放電時

図 3(b) 充電時

以上